

Rec'd PCT/PTO 06 JUN 2005

CT/JP 2004/001429

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

10/537907

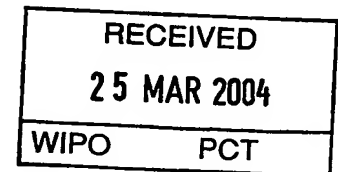
10.2.2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application: 2003年 2月14日

出 願 番 号  
Application Number: 特願2003-036834  
[ST. 10/C]: [JP 2003-036834]



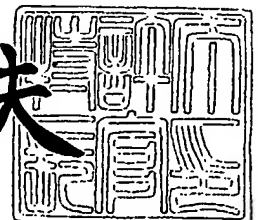
出 願 人  
Applicant(s): キヤノン株式会社

PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2004年 3月11日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



出証番号 出証特2004-3019042

【書類名】 特許願

【整理番号】 252585

【提出日】 平成15年 2月14日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 27/146  
H04N 1/028

【発明の名称】 固体撮像装置及び放射線撮像装置

【請求項の数】 1

【発明者】

【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会  
社内

【氏名】 野村 慶一

【発明者】

【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会  
社内

【氏名】 森下 正和

【発明者】

【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会  
社内

【氏名】 望月 千織

【発明者】

【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会  
社内

【氏名】 渡辺 実

【発明者】

【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会  
社内

【氏名】 石井 孝昌

## 【特許出願人】

【識別番号】 000001007

【氏名又は名称】 キヤノン株式会社

【代表者】 御手洗 富士夫

## 【代理人】

【識別番号】 100065385

【弁理士】

【氏名又は名称】 山下 穰平

【電話番号】 03-3431-1831

## 【選任した代理人】

【識別番号】 100122921

【弁理士】

【氏名又は名称】 志村 博

【電話番号】 03-3431-1831

## 【手数料の表示】

【予納台帳番号】 010700

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0213163

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像装置及び放射線撮像装置

【特許請求の範囲】

【請求項 1】 複数の光電変換素子と複数のスイッチ素子を有する固体撮像装置において、1つ以上のスイッチ素子の上に光電変換素子が積層され、前記スイッチ素子と前記光電変換素子との間にシールド電極層を配置したことを特徴とする固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、医療画像診断装置、非破壊検査装置、分析装置等に応用されている X 線、 $\alpha$  線、 $\beta$  線、 $\gamma$  線等の放射線を検出する放射線撮像装置、特に、非単結晶シリコン、例えば、非晶質シリコン（以下、a-Si と略記）を用いたセンサ素子と TFT 素子により構成されたセンサアレイと、放射線を可視光等に変換する蛍光体とを組み合わせたフラットパネル検出器（以下、FPD と略記）に利用される固体撮像装置に関する。

【0002】

【従来の技術】

近年の液晶ディスプレイ用 TFT 技術の進歩、情報インフラの整備が充実した現在では、FPD が提案され、医療画像分野においても大面積、且つ、デジタル化が達成されている。

【0003】

この FPD は、放射線画像を瞬時に読み取り、瞬時にディスプレイ上に表示できるものであり、また、画像は、デジタル情報として直接取り出すことが可能であるため、データの保管、或いは、加工、転送等取り扱いが便利であると言った特徴がある。また、感度等の諸特性は、撮影条件に依存するが、従来のスクリーンフィルム系撮影法、コンピューティッドラジオグラフィ撮影法に比較して、同等又はそれ以上である事が確認されている。

【0004】

F P Dの製品化が達成されている一方、更なる感度向上を目指して種々の提案がなされている。例えば、下記非特許文献1による報告では、T F T素子上にセンサ素子を積層した構造が開示されている。本従来例は、前記構造を採用することでセンサ素子の開口率を向上させ、感度向上が可能としている。また、この時、T F Tはセンサ素子の直下に配置されているため、不要な寄生容量を形成し、故に、接地されたプレーンを配置することが記載されている。

#### 【0005】

また、下記特許文献1による提案においては、同様に、開口率を向上させるため、T F T素子上にセンサ素子を積層する構造が示されている。本従来例では、T F Tのソース・ドレイン電極に接続された電極がT F T素子上を被覆し、且つ、センサ個別電極となっている構造である。

#### 【0006】

一方、下記特許文献2による提案においても、T F T素子上にセンサ素子を積層し、開口率の向上を目的とした構造が示されている。本従来例では、T F T素子上に層間膜を介して、センサ素子が積層されている構造である。

#### 【0007】

##### 【特許文献1】

米国特許第5498880号明細書、Du Pont

##### 【特許文献2】

特開2000-156522号公報、Canon

##### 【非特許文献1】

SPIE Medical Imaging VI, February 23-27, 1992, L. E Antonuk等

#### 【0008】

##### 【発明が解決しようとする課題】

しかしながら、上述のT F T素子上にセンサ素子を積層する構造のF P Dにおいては、センサ素子の個別電極がT F T素子のバックゲート電極として作用し、個別電極の電位変動により、T F T素子のリークと言った問題を発生させ、画像品位の劣化となって現れる。

#### 【0009】

例えば、センサ出力が大きい領域と小さい領域が隣接した場合、境界がにじむ様なクロストークが現れる。また、センサ飽和出力が低下し、ダイナミックレンジが低下するといった問題が生じる。

#### 【0010】

##### [発明の目的]

そこで、本発明の目的は、スイッチ素子（TFT素子）とその上部に積層されたセンサ部の間に、シールド層を設ける事により、スイッチ素子上に配置したセンサ素子の個別電極が電位変動を起こした場合においても、スイッチ素子のリークによる特性変動を抑えることを可能し、感度向上を達成するものである。

#### 【0011】

##### 【課題を解決するための手段】

上述の課題を解決するため、本発明の固体撮像装置によれば、複数の光電変換素子と複数のスイッチ素子を有する固体撮像装置において、1つ以上のスイッチ素子の上に光電変換素子が積層され、前記スイッチ素子と前記光電変換素子との間にシールド電極層を配置したことを特徴とする。

#### 【0012】

また、本発明の放射線撮像装置によれば、放射線を直接電荷に変換する放射線変換層と複数のスイッチ素子を有する放射線撮像装置において、1つ以上のスイッチ素子の上に放射線変換層が積層され、前記スイッチ素子と前記放射線変換層との間にシールド電極層を配置したことを特徴とする。

#### 【0013】

##### 【発明の実施の形態】

次に、本発明の実施の形態について図面を参照して説明する。

#### 【0014】

##### [実施形態1]

本発明の実施形態1におけるMIS型フォトダイオード（以下、PDと略記）を用いた固体撮像装置について述べる。

#### 【0015】

図1は実施形態1の3×3画素の模式的等価回路図、図2は同じく1画素の模

式的平面図、図3は同じく4画素の模式的平面図、図4は同じく模式的断面図である。

#### 【0016】

図1、図2において、101は光電変換素子（センサ素子）であるMIS型PD、102はスイッチ素子である転送用TFT（薄膜トランジスタ）、103は転送用TFT駆動配線、104は信号線、105はセンサバイアス配線、106はシールド配線（GND配線）、107は転送用TFTソース・ドレイン電極層、108はコンタクトホール、109はセンサ下部電極層である。

#### 【0017】

図4において、110はガラス等の絶縁性基板、111はSiN・SiO<sub>2</sub>等のゲート絶縁膜、112はa-Si等の第1のアモルファス半導体層、113は第1のn<sup>+</sup>層（オーミックコンタクト層）、114、115はSiN・SiO<sub>2</sub>・BCB・PI等の層間絶縁膜、116はSiN・SiO<sub>2</sub>等の絶縁膜、117はa-Si等の第2のアモルファス半導体層、118はマイクロクリスタルシリコンまたはa-Si等から成る第2のn<sup>+</sup>層（ホールプロッキング層）、119はITO・SnO<sub>2</sub>等の透明電極層、132はSiN・PI（ポリイミド）等の保護層、134は接着層、135は波長変換体としての蛍光体層である。

#### 【0018】

なお、図4では、103、105、106はそれぞれゲート電極層、センサバイアス電極層、シールド電極層として示されている。

#### 【0019】

絶縁膜116、a-Si等の第2のアモルファス半導体層117、及び第2のn<sup>+</sup>層118はMIS型PD101の光電変換層を構成する。ゲート電極層103、SiN・SiO<sub>2</sub>等のゲート絶縁膜111、a-Si等の第1のアモルファス半導体層112、第1のn<sup>+</sup>層（オーミックコンタクト層）113、転送用TFTソース・ドレイン電極層107は、転送用TFT102を構成する。転送用TFT102上に、光電変換層が積層されて、転送用TFT102は光電変換層に覆われている。

#### 【0020】

シールド電極層 106 は、MIS 型 PD101 と転送用 TFT102 との間に配置されている。

#### 【0021】

X線等の放射線は図2の紙面上部より入射し、蛍光体層135により可視光に変換される。変換光は、MIS型PD101により電荷に変換され、MIS型PD101内に蓄積される。その後、TFT駆動回路により転送用TFT駆動配線103により転送用TFT102を動作させ、この蓄積電荷を転送用TFT102のソース・ドレイン電極の一方と接続された信号線104に転送し、信号処理回路にて処理され、更に、A/D変換回路にてA/D変換され出力される。このとき、シールド配線106は、常にGND等の定電位に固定されている。

#### 【0022】

本実施形態では、センサ素子下に配置されたシールド配線106がGNDに接続されており、センサ素子の個別電極が電位変動を起こしても、TFT素子のリークによる特性変動を抑えることを可能し、感度向上を達成できる。また、信号線104とオーバーラップしない為、シールド配線と信号線との間で寄生容量を形成せずセンサ感度の劣化も抑えられる。

#### 【0023】

本実施形態では、シールド配線幅は、TFTのチャネル幅と同一である場合を示したが、転送用TFT駆動配線103とのクロス部容量を減らす為に、転送TFT用駆動配線103とのクロス部にてチャネル幅より細い配線幅を使用することも可能である。

#### 【0024】

また、シールド配線106は、一定電位であれば良く、GND以外の定電圧とすることも可能である。シールド配線抵抗は高くでもかまわないので、モリブデン(Mo)、クロム(Cr)、チタン(Ti)、タングステン(W)、又はモリブデントングステン(MoW)等の高融点金属配線が使用でき、製造プロセス上の制約が軽減される。さらに、ゲート電極を含む層、ソース・ドレイン電極を含む層、シールド電極を含む層、センサバイアス電極を含む層の中では、シールド電極層を最も薄い配線として段差を低減し、その上部に積層されるセンサ部の段



差を低減し、歩留まりの向上を図ることもできる。これは、シールド電極層はその他の電極層に比べて、電気抵抗値が大きくてもよいためである。

#### 【0025】

##### [実施形態2]

本発明の実施形態2におけるMIS型PDを用いた固体撮像装置について述べる。

#### 【0026】

図5は実施形態2の3×3画素の模式的等価回路図、図6は同じく1画素の模式的平面図、図7は同じく4画素の模式的平面図、図8は同じく模式的断面図である。

#### 【0027】

実施形態1と同一の符号は同一の構成要素である。

#### 【0028】

図5、図6において、101はMIS型PD、102は転送用TFT、103は転送用TFT駆動配線、104は信号線、105はセンサバイアス配線、106はシールド配線（GND配線）、108はコンタクトホール、109はセンサ下部電極層、120はスイッチ素子であるリセット用TFT、121はリセット用TFT駆動配線、126はリセット配線である。

#### 【0029】

図8において、110はガラス等の絶縁性基板、111はSIN・SiO<sub>2</sub>等のゲート絶縁膜、112はa-Si等の第1のアモルファス半導体層、113は第1のn<sup>+</sup>層（オーミックコンタクト層）、114, 115はSIN・SiO<sub>2</sub>・BCB・PI等の層間絶縁膜、116はSIN・SiO<sub>2</sub>等の絶縁膜、117はa-Si等の第2のアモルファス半導体層、118はマイクロクリスタルシリコンまたはa-Si等から成る第2のn<sup>+</sup>層（ホールブロッキング層）、119はITO・SnO<sub>2</sub>等の透明電極層、107は転送用TFTソース・ドレイン電極層、122はリセット用TFTソース・ドレイン電極層、132はSiN・PI（ポリイミド）等の保護層、134は接着層、135は蛍光体層である。

#### 【0030】

なお、図8では、103、121はゲート電極層、105はセンサバイアス電極層、106はシールド電極層として示されている。

#### 【0031】

絶縁膜116、a-Si等の第2のアモルファス半導体層117、及び第2のn<sup>+</sup>層118は、MIS型PD101の光電変換層を構成する。ゲート電極層103、SIN・SiO<sub>2</sub>等のゲート絶縁膜111、a-Si等の第1のアモルファス半導体層112、第1のn<sup>+</sup>層（オーミックコンタクト層）113、転送用TFTソース・ドレイン電極層107は、転送用TFT102を構成する。ゲート電極層121、SIN・SiO<sub>2</sub>等のゲート絶縁膜111、a-Si等の第1のアモルファス半導体層112、第1のn<sup>+</sup>層（オーミックコンタクト層）113、リセット用TFTソース・ドレイン電極層122は、リセット用TFT120を構成する。転送用TFT102及びリセット用TFT120上に、光電変換層が積層されて、両TFTは光電変換層に覆われている。

#### 【0032】

シールド電極層106は、MIS型PD101と転送用TFT102との間、及びMIS型PD101とリセット用TFT120との間に配置されている。

#### 【0033】

X線等の放射線は図6の紙面上部より入射し、蛍光体層135により可視光に変換される。変換光は、MIS型PD101により電荷に変換され、MIS型PD101内に蓄積される。その後、TFT駆動回路に接続された転送用TFT駆動配線103により転送用TFT102を動作させ、この蓄積電荷を転送用TFT102のソース・ドレイン電極の一方と接続された信号線104に転送し、信号処理回路にて処理され、更に、A/D変換回路にてA/D変換され出力される。その後、信号処理回路に接続されたリセット用TFT駆動配線121によりリセット用TFT120を動作させ、MIS型PD101をリセットする。このとき、シールド配線106は、常にGND等の定電位に固定されている。

#### 【0034】

本実施形態では、センサ素子下に配置されたシールド配線106がGNDに接続されており、センサ素子の個別電極が電位変動を起こしても、TFT素子のリ

ークによる特性変動を抑えることを可能し、感度向上を達成できる。また、信号線 104 とオーバーラップしない為、シールド線と信号線で寄生容量を形成せずセンサ感度の劣化も抑えられる。

#### 【0035】

本実施形態では、シールド配線幅は、各 TFT のチャネル幅と同一である場合を示したが、各 TFT 駆動配線とのクロス部容量を減らす為に、各 TFT 駆動配線とのクロス部にてチャネル幅より細い配線幅を使用することも可能である。

#### 【0036】

##### 〔実施形態 3〕

本発明の実施形態 3 における MIS 型 PD を用いた固体撮像装置について述べる。

#### 【0037】

図 9 は実施形態 3 の 3×3 画素の模式的等価回路図、図 10 は同じく 1 画素の模式的平面図、図 11 は同じく 4 画素の模式的平面図、図 12 は同じく模式的断面図である。

#### 【0038】

実施形態 1 と同一の符号は同一の構成要素である。

#### 【0039】

図 9、図 10 において、101 は MIS 型 PD、104 は信号線、105 はセンサバイアス配線、106 はシールド配線 (GND 配線)、108 はコンタクトホール、109 はセンサ下部電極、120 はリセット用 TFT、121 はリセット用 TFT 駆動配線、123 は蓄積容量、124, 125 はソースフォロア (SFA) を形成するスイッチ用、読み出し用 TFT、126 はリセット配線、127 は蓄積容量 123 とシールド配線 106 を結ぶコンタクトホール、128 はスイッチ用 TFT 駆動配線、130 は読み出し用 TFT 駆動電極である。

#### 【0040】

図 12 は、図 10 中の矢印で示した部分の模式的断面図である。110 はガラス等の絶縁性基板、111 は SIN・SiO<sub>2</sub> 等のゲート絶縁膜、112 は a-Si 等の第 1 のアモルファス半導体層、113 は第 1 の n<sup>+</sup>層 (オーミックコン

タクト層)、114, 115はSIN・SiO<sub>2</sub>・BCB・PI等の層間絶縁膜、116はSIN・SiO<sub>2</sub>等の絶縁膜、117はa-Si等の第2のアモルファス半導体層、118はマイクロクリスタルシリコンまたはa-Si等から成る第2のn<sup>+</sup>層(ホールプロッキング層)、119はITO・SnO<sub>2</sub>等の透明電極層、122はリセット用TFTソース・ドレイン電極層、129はスイッチ用TFTソース・ドレイン電極層、131は読み出し用TFTソース・ドレイン電極層、132はSiN・PI(ポリイミド)等の保護層、133はコンタクトホール、134は接着層、135は蛍光体層である。

#### 【0041】

なお、図12では、121、128、130はゲート電極層、105はセンサバイアス電極層、106はシールド電極層として示されている。

#### 【0042】

絶縁膜116、第2のアモルファス半導体層117、及び第2のn<sup>+</sup>層118は、MIS型PD101の光電変換層を構成する。ゲート電極層121、SIN・SiO<sub>2</sub>等のゲート絶縁膜111、a-Si等の第1のアモルファス半導体層112、第1のn<sup>+</sup>層(オーミックコンタクト層)113、リセット用TFTソース・ドレイン電極層122は、リセット用TFT120を構成する。ゲート電極層128、SIN・SiO<sub>2</sub>等のゲート絶縁膜111、a-Si等の第1のアモルファス半導体層112、第1のn<sup>+</sup>層(オーミックコンタクト層)113、スイッチ用TFTソース・ドレイン電極層129は、スイッチ用TFT124を構成する。リセット用TFT120及びスイッチ用TFT124上に、光電変換層が積層されて、両TFTは光電変換層に覆われている。

#### 【0043】

シールド電極層106は、MIS型PD101とリセット用TFT120との間、及びMIS型PD101とスイッチ用TFT124との間に配置されている。

#### 【0044】

X線等の放射線は図10の紙面上部より入射し、蛍光体層135により可視光に変換される。変換光は、MIS型PD101により電荷に変換され、コンタク

トホール108、133を介して、蓄積容量123内に蓄積される。この蓄積電荷に見合った電位変動を読み出し用TFT125のゲート電極に発生させる。その後、スイッチ用TFT駆動配線128によりスイッチ用TFT124を動作させ、読み出し用TFT125のソース・ドレイン電極の一方と接続された信号線104を通して読み出し、信号処理回路にて処理され、更に、A/D変換回路にてA/D変換され出力される。その後、信号処理回路に接続されたりセット用TFT駆動配線121によりリセット用TFT120を動作させ、蓄積容量123をリセットする。このとき、シールド配線106は、常にGND等の定電位に固定されている。

#### 【0045】

本実施形態では、センサ素子下に配置されたシールド配線106がGNDに接続されており、センサ素子の個別電極が電位変動を起こしても、TFT素子のリークによる特性変動を抑えることを可能し、感度向上を達成できる。また、信号線104とオーバーラップしない為、シールド線と信号線で寄生容量を形成せずセンサ感度の劣化も抑えられる。

#### 【0046】

本実施形態では、シールド配線部は、2つのTFT部と蓄積容量部上に配置する場合を示したが、3つのTFT部と蓄積容量部上に配置することも可能である。

#### 【0047】

以上説明した本発明の実施形態1～3の間接型については、光電変換素子としてMIS型PDを用いた場合を示したが、PIN型PDを用いることも可能である。PIN型PDの場合、光電変換層は、絶縁膜116、第2のアモルファス半導体層117、第2のn<sup>+</sup>層118の代わりにp<sup>+</sup>層、第2のアモルファス半導体層、第2のn<sup>+</sup>層となる。

#### 【0048】

##### [実施形態4]

本発明の実施形態4における直接型の放射線撮像装置について述べる。

#### 【0049】

図13は、直接型の放射線変換層を用いた場合の模式的断面図である。110はガラス等の絶縁性基板、111は $\text{SiN} \cdot \text{SiO}_2$ 等のゲート絶縁膜、112は $\text{a-Si}$ 等のアモルファス半導体層、113は $n^+$ 層（オーミックコンタクト層）、114, 115は $\text{SiN} \cdot \text{SiO}_2 \cdot \text{BCB} \cdot \text{PI}$ 等の層間絶縁膜、120はリセット用TFT、123は蓄積容量、124, 125はソースフォロア（SFA）を形成するスイッチ用、読み出し用TFT、121はリセット用TFT駆動配線、122はリセット用TFTソース・ドレイン電極層、128はスイッチ用TFT駆動配線、129はスイッチ用TFTソース・ドレイン電極層、130は読み出し用TFT駆動電極、131は読み出し用TFTソース・ドレイン電極層、132は $\text{SiN} \cdot \text{PI}$ （ポリイミド）等の保護層、133はコンタクトホール、145は放射線を直接電荷に変換する放射線変換層である。

#### 【0050】

回路図は、101のMIS型フォトダイオードの代わりに放射線変換層145が用いられる以外は、図9と同一である。放射線変換層としては、直接型の $\text{a-Se}$ 、 $\text{GaAs}$ 、 $\text{CdTe}$ 等が用いられる。

#### 【0051】

なお、図13では、121、128、130はゲート電極層、105はセンサバイアス電極層、106はシールド電極層として示されている。

#### 【0052】

リセット用TFT120、及び読み出し用TFT124の層構成は、実施形態3と同様である。リセット用TFT120、及び読み出し用TFT124上に放射線変換層145が積層されて、両TFTは放射線変換層145に覆われている。

#### 【0053】

また、シールド電極層106は、放射線変換層145とリセット用TFT120との間、及び放射線変換層145とスイッチ用TFT124との間に配置されている。

#### 【0054】

X線等の放射線は図13の放射線変換層上部より入射し、放射線変換層145

により直接電荷に変換される。コンタクトホール108、133を介して、蓄積容量部123内に蓄積される。この蓄積電荷に見合った電位変動を読み出し用TFT125のゲート電極に発生させる。その後、スイッチ用駆動配線128によりスイッチ用TFT124を動作させ、読み出し用TFT125のソース・ドレイン電極の一方と接続された信号線104を通して読み出し、信号処理回路にて処理され、更に、A/D変換回路にてA/D変換され出力される。その後、信号処理回路に接続されたりセット用TFT駆動配線121によりリセット用TFT120を動作させ、蓄積容量123をリセットする。このとき、シールド配線106は、常にGND等の定電位に固定されている。

#### 【0055】

以上、本発明の実施の形態について説明したが、本発明の好適な実施の態様を以下のとおり列举する。

#### 【0056】

〔実施態様1〕 複数の光電変換素子と複数のスイッチ素子を有する固体撮像装置において、1つ以上のスイッチ素子の上に光電変換素子が積層され、前記スイッチ素子と前記光電変換素子との間にシールド電極層を配置したことを特徴とする固体撮像装置。

#### 【0057】

〔実施態様2〕 1つの光電変換素子と1つ以上のスイッチ素子を1画素に配置したことを特徴とする実施態様1に記載の固体撮像装置。

#### 【0058】

〔実施態様3〕 前記光電変換素子は光電変換層を有し、前記光電変換層は、絶縁層、半導体層、高不純物濃度の半導体層で構成されされていることを特徴とする実施態様1又は2に記載の固体撮像装置。

#### 【0059】

〔実施態様4〕 前記光電変換素子は光電変換層を有し、前記光電変換層は、第1の高不純物濃度の半導体層、半導体層、前記第1の高不純物濃度の半導体層とは反対導電型の第2の高不純物濃度の半導体層で構成されていることを特徴とする実施態様1又は2に記載の固体撮像装置。

## 【0060】

〔実施態様5〕 前記シールド電極層は、前記スイッチ素子のソース・ドレイン電極の一方に接続された信号線上に積層されていないことを特徴とする実施態様1～4のいずれかに記載の固体撮像装置。

## 【0061】

〔実施態様6〕 前記第シールド電極層は、一定電位に保持されていることを特徴とする実施態様1～5のいずれかに記載の固体撮像装置。

## 【0062】

〔実施態様7〕 前記第シールド電極層は、GNDに接続されていることを特徴とする実施態様6に記載の固体撮像装置。

## 【0063】

〔実施態様8〕 前記スイッチ素子はTFTで構成され、シールド電極層は前記TFTのチャネル上部を覆うよう配置されていることを特徴とする実施態様1～7のいずれかに記載の固体撮像装置。

## 【0064】

〔実施態様9〕 前記シールド電極層は、前記TFTのチャネル幅以下でTFT駆動配線とクロスするよう配置されていることを特徴とする実施態様8に記載の固体撮像装置。

## 【0065】

〔実施態様10〕 前記シールド電極層は、高融点金属で形成されていることを特徴とする実施態様1～9のいずれかに記載の固体撮像装置。

## 【0066】

〔実施態様11〕 前記シールド電極層は、モリブデン（Mo）、クロム（Cr）、またはチタン（Ti）、タングステン（W）、又はモリブデントングステン（MoW）で形成されていることを特徴とする実施態様10に記載の固体撮像装置。

## 【0067】

〔実施態様12〕 前記シールド電極層は、ゲート電極層、ソース・ドレイン電極層、センサバイアス電極層よりも薄い電極層であることを特徴とする実施態



様 1 に記載の固体撮像装置。

【0068】

〔実施態様 13〕 前記固体撮像装置は、ゲート電極層、ゲート絶縁層、第 1 のアモルファス半導体層、第 1 n 型半導体層、ソース・ドレイン電極層、第 1 層間絶縁層、シールド電極層、第 2 層間絶縁層、センサ下電極層、絶縁層、第 2 のアモルファス半導体層、第 2 n 型半導体層、透明電極層、センサバイアス電極層で構成されていることを特徴とする実施態様 1 に記載の固体撮像装置。

【0069】

〔実施態様 14〕 1 つの光電変換素子と 1 つ以上の T F T を 1 画素に配置したことを特徴とする実施態様 13 に記載の固体撮像装置。

【0070】

〔実施態様 15〕 実施態様 1 ～ 9 のいずれかに記載の固体撮像装置における光電変換素子上に波長変換体を配置したことを特徴とする放射線撮像装置。

【0071】

〔実施態様 16〕 1 つの光電変換素子と 1 つ以上のスイッチ素子を 1 画素に配置したことを特徴とする実施態様 15 に記載の放射線撮像装置。

【0072】

〔実施態様 17〕 放射線を直接電荷に変換する放射線変換層と複数のスイッチ素子を有する放射線撮像装置において、1 つ以上のスイッチ素子の上に放射線変換層が積層され、前記スイッチ素子と前記放射線変換層との間にシールド電極層を配置したことを特徴とする固体撮像装置。

【0073】

〔実施態様 18〕 前記放射線撮像装置は、ゲート電極層、ゲート絶縁層、第 1 のアモルファス半導体層、第 1 n 型半導体層、ソース・ドレイン電極層、第 1 層間絶縁層、シールド電極層、第 2 層間絶縁層、センサ下電極層、放射線変換層、センサバイアス電極層で構成されていることを特徴とする実施態様 17 に記載の放射線撮像装置。

【0074】

【発明の効果】

以上説明したように、本発明では、センサ素子下に配置されたシールド配線により、センサ素子の個別電極が電位変動を起こしても、スイッチ素子のリークによる特性変動を抑えることを可能し、感度向上を達成できる。さらに、信号線とオーバーラップしない為、シールド配線と信号線の寄生容量が低減でき、センサ感度の劣化も抑えられる。

#### 【0075】

また、スイッチ素子の駆動配線とのクロス部にてチャネル幅より細い配線幅を使用することにより、ゲート配線容量の低減も可能である。

#### 【図面の簡単な説明】

##### 【図1】

本発明の実施形態1における固体撮像装置の3×3画素の模式的等価回路図

##### 【図2】

同じく1画素の模式的平面図

##### 【図3】

同じく4画素の模式的平面図

##### 【図4】

同じく模式的断面図

##### 【図5】

本発明の実施形態2における固体撮像装置の3×3画素の模式的等価回路図

##### 【図6】

同じく1画素の模式的平面図

##### 【図7】

同じく4画素の模式的平面図

##### 【図8】

同じく模式的断面図

##### 【図9】

本発明の実施形態3における固体撮像装置の3×3画素の模式的等価回路図

##### 【図10】

同じく1画素の模式的平面図

## 【図 1 1】

同じく 4 画素の模式的平面図

## 【図 1 2】

同じく模式的断面図

## 【図 1 3】

本発明の実施形態 4 における放射線撮像装置の模式的断面図

## 【符号の説明】

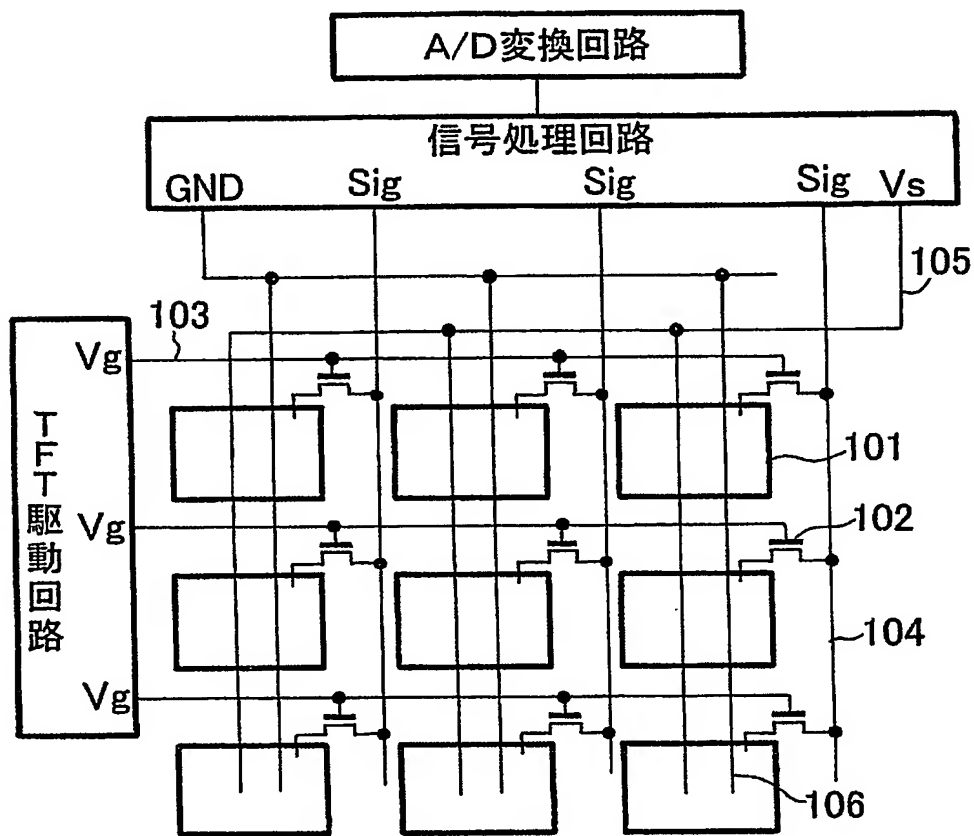
- 101 フォトダイオード
- 102 転送用 T F T
- 103 転送用 T F T 駆動配線 (ゲート電極層)
- 104 信号線
- 105 センサバイアス配線 (センサバイアス電極層)
- 106 シールド配線 (シールド電極層)
- 107 転送用 T F T ソース・ドレイン電極
- 108 コンタクトホール
- 109 センサ下部電極
- 110 絶縁性基板
- 111 ゲート絶縁膜
- 112 第 1 のアモルファス半導体層
- 113 第 1 の  $n^+$  層
- 114, 115 層間絶縁膜
- 116 絶縁膜
- 117 第 2 のアモルファス半導体層
- 118 第 2 の  $n^+$  層
- 119 透明電極層
- 120 リセット用 T F T
- 121 リセット用 T F T 駆動配線 (ゲート電極層)
- 122 リセット用 T F T ソース・ドレイン電極
- 123 蓄積容量

- 1 2 4 スイッチ用 T F T
- 1 2 5 読み出し用 T F T
- 1 2 8 スイッチ用 T F T 駆動配線（ゲート電極層）
- 1 2 9 スイッチ用 T F T ソース・ドレイン電極
- 1 3 0 読み出し用 T F T 駆動電極（ゲート電極層）
- 1 3 1 読み出し用 T F T ソース・ドレイン電極
- 1 3 5 蛍光体層
- 1 4 5 放射線変換層

【書類名】

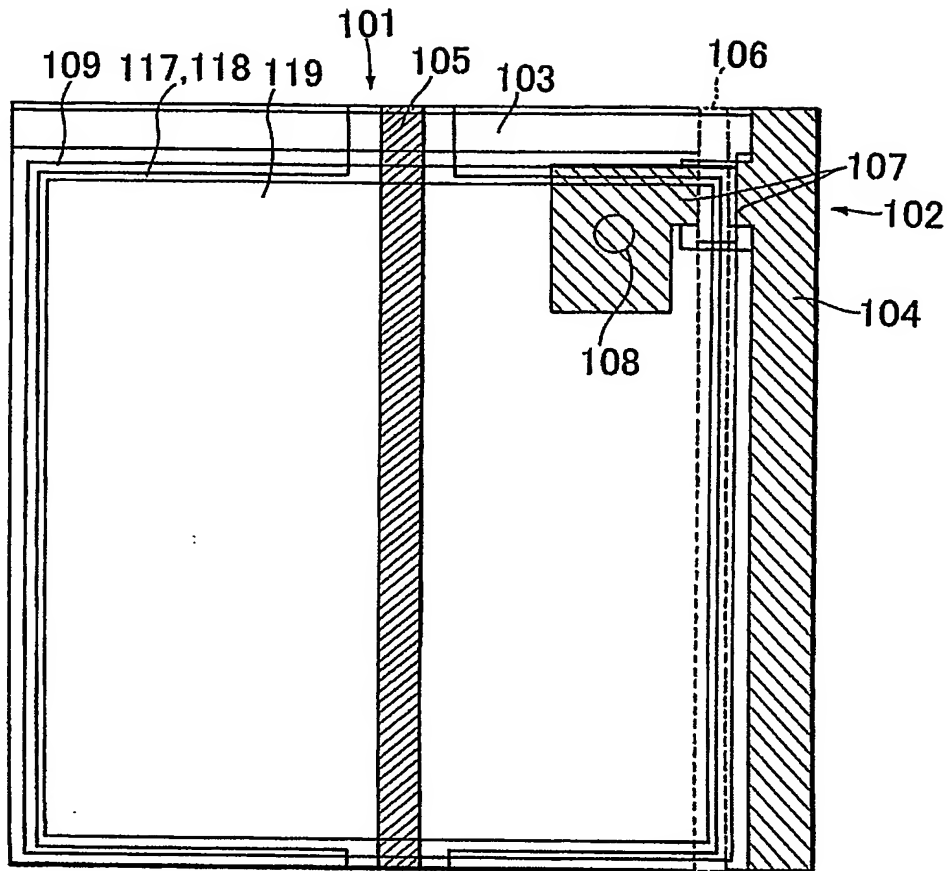
図面

【図 1】



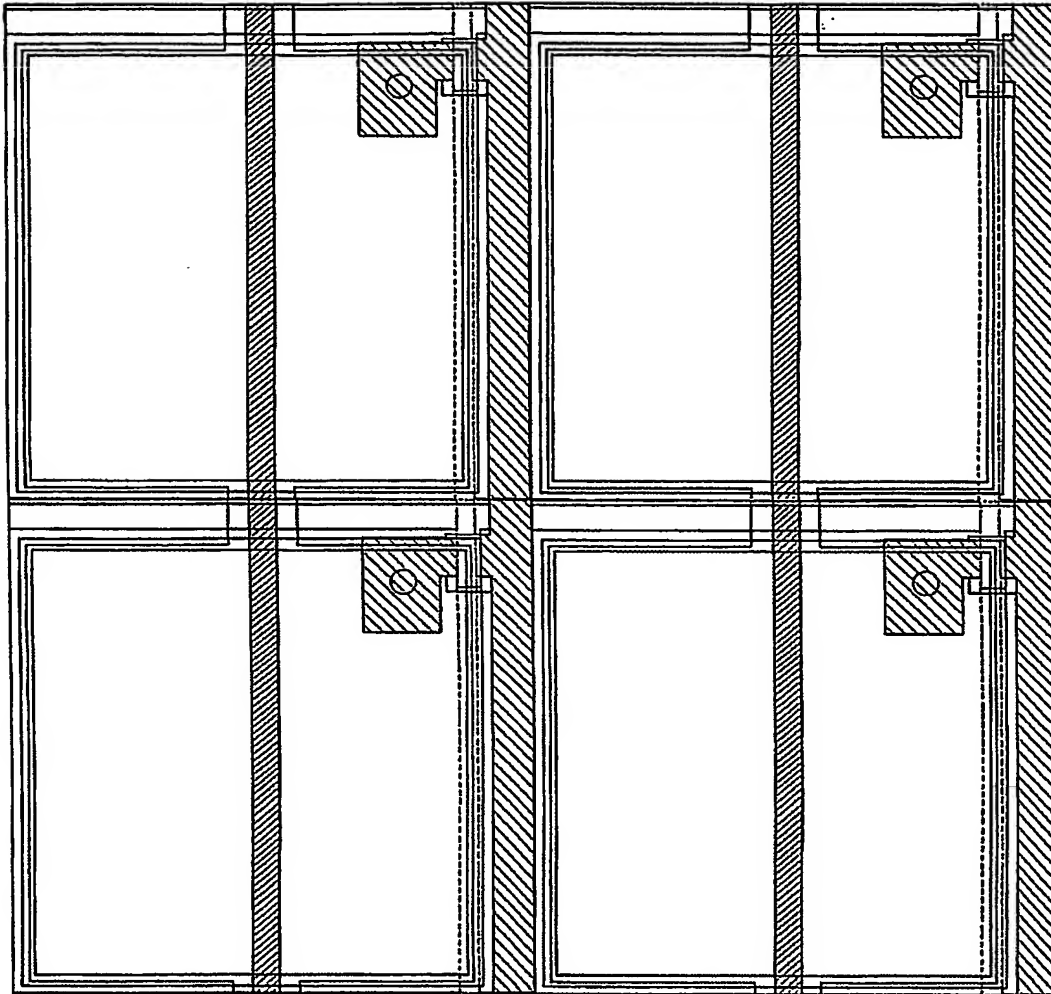
- 101:フォトダイオード
- 102:転送用TFT
- 103:転送用TFT駆動配線
- 104:信号線
- 105:センサバイアス配線
- 106:シールド配線

【図2】

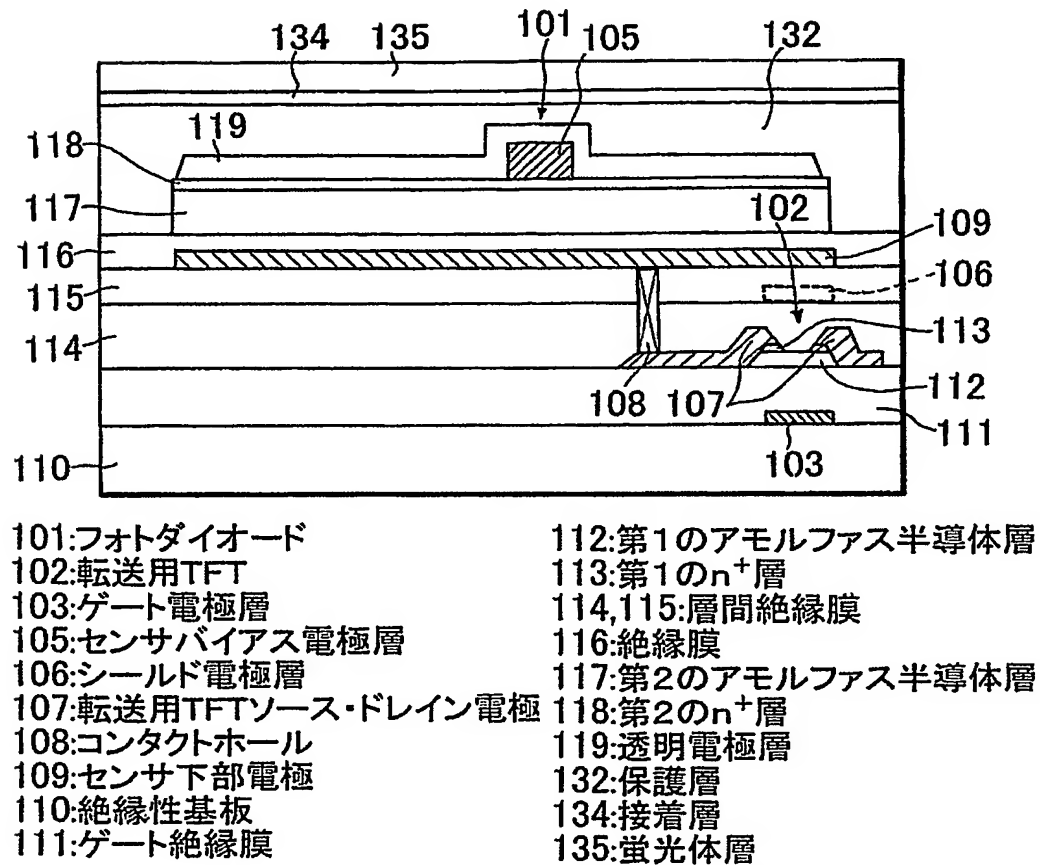


- 101: フォトダイオード
- 102: 転送用TFT
- 103: 転送用TFT駆動配線
- 104: 信号線
- 105: センサバイアス配線
- 106: シールド配線
- 107: 転送用TFTソース・ドレイン電極
- 108: コンタクトホール
- 109: センサ下部電極
- 117: 第2のアモルファス半導体層
- 118: 第2の $n^+$ 層
- 119: 透明電極層

【図 3】

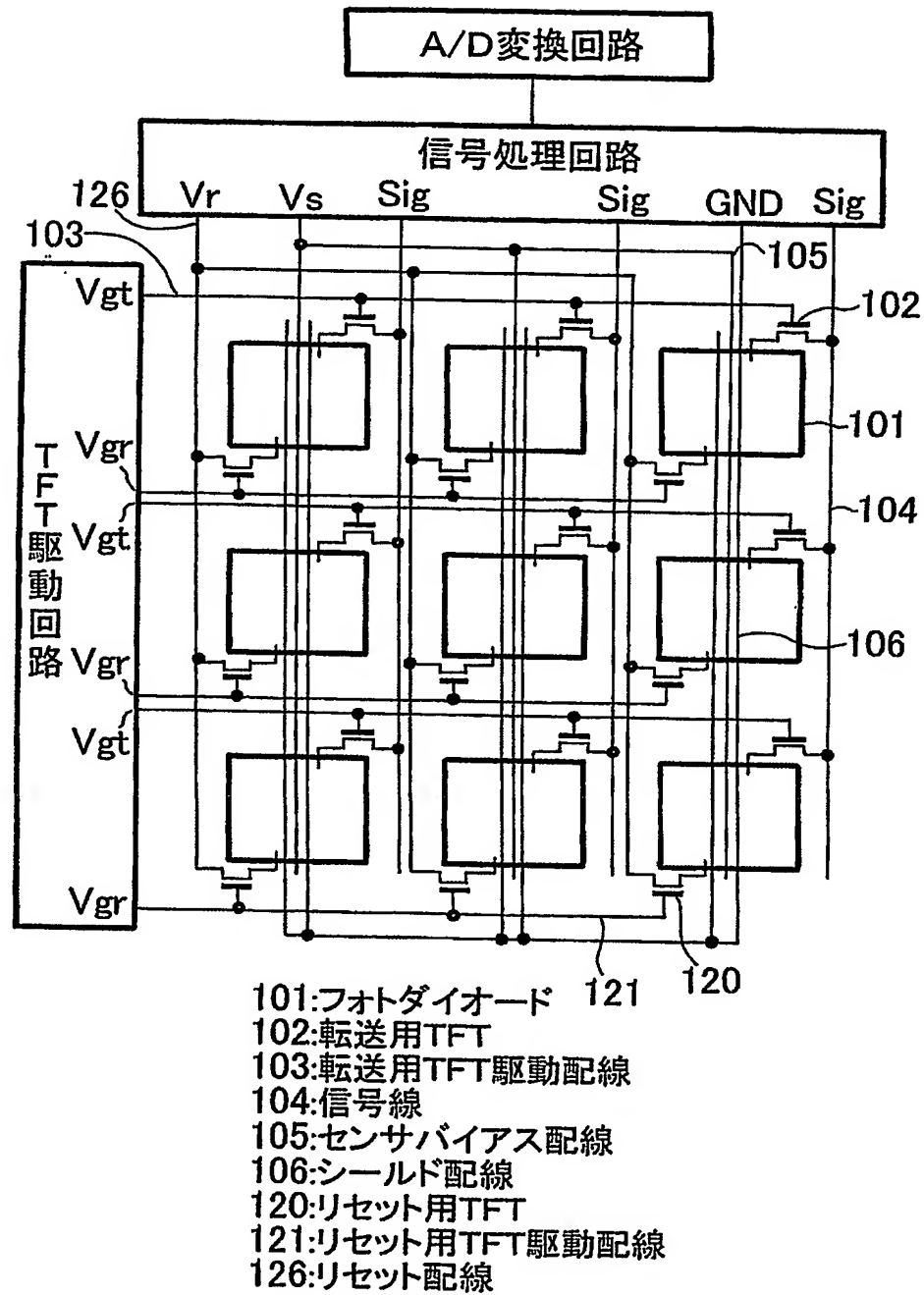


【図4】

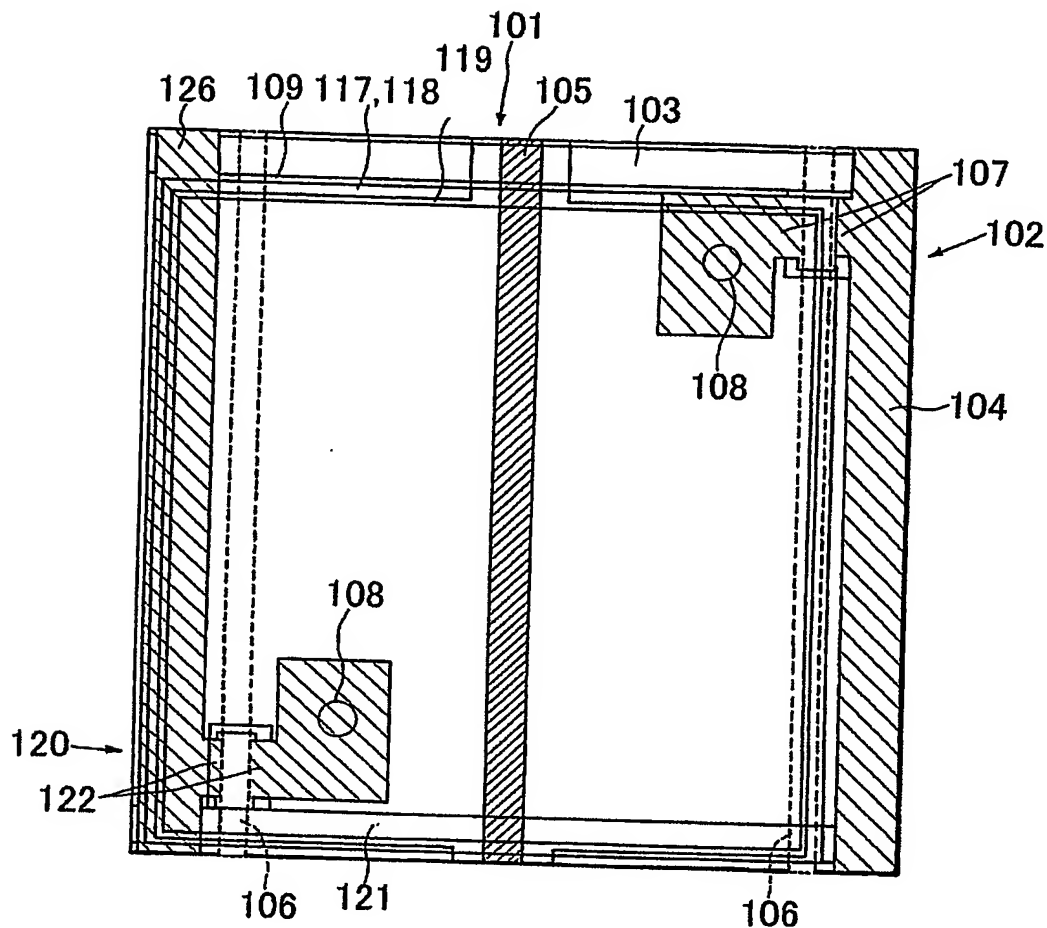




【図5】

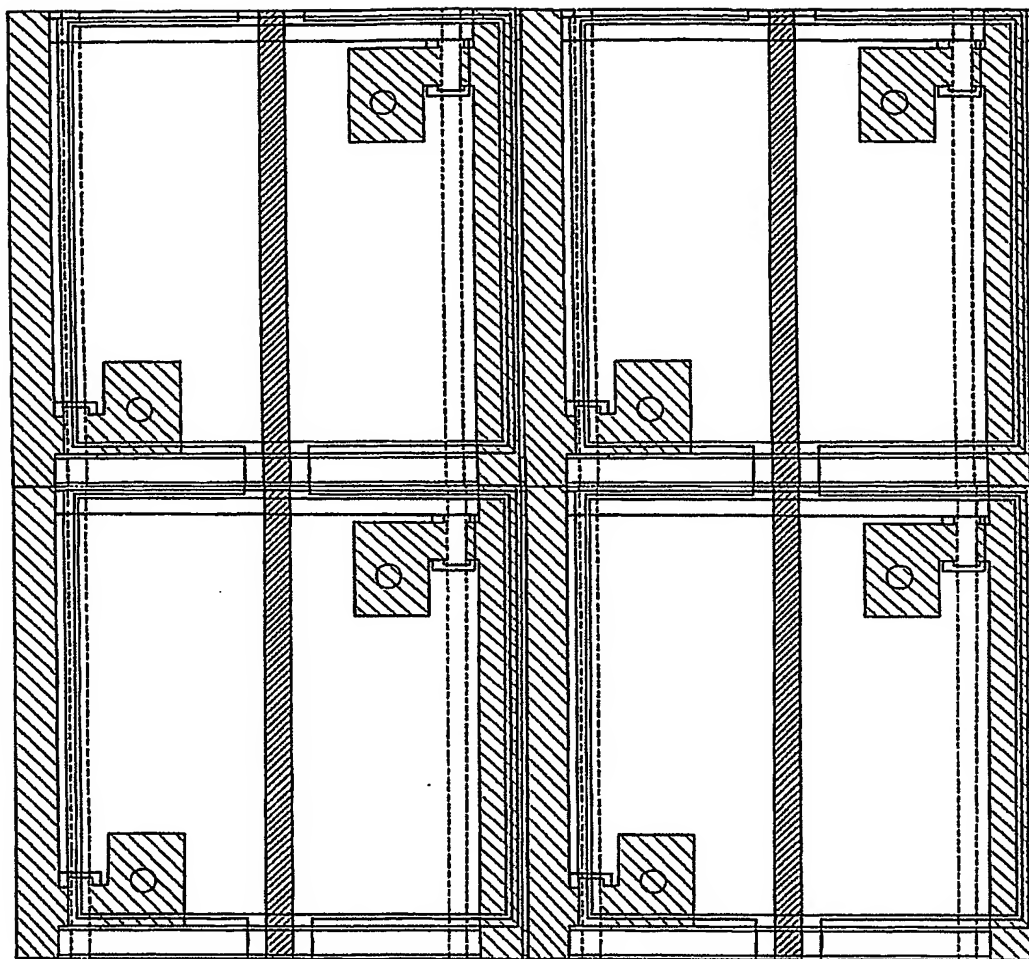


【図 6】

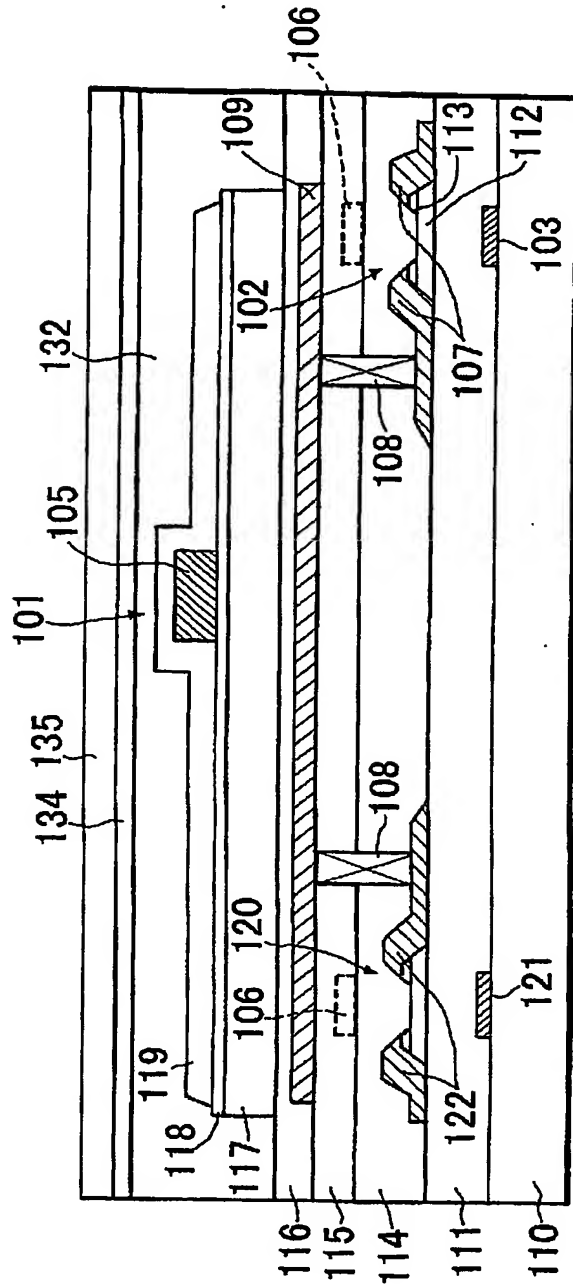


- |                      |                        |
|----------------------|------------------------|
| 101:フォトダイオード         | 109:センサ下部電極            |
| 102:転送用TFT           | 117:第2のアモルファス半導体層      |
| 103:転送用TFT駆動配線       | 118:第2の $n^+$ 層        |
| 104:信号線              | 119:透明電極層              |
| 105:センサバイアス配線        | 120:リセット用TFT           |
| 106:シールド配線           | 121:リセット用TFT駆動配線       |
| 107:転送用TFTソース・ドレイン電極 | 122:リセット用TFTソース・ドレイン電極 |
| 108:コンタクトホール         | 126:リセット配線             |

【図 7】

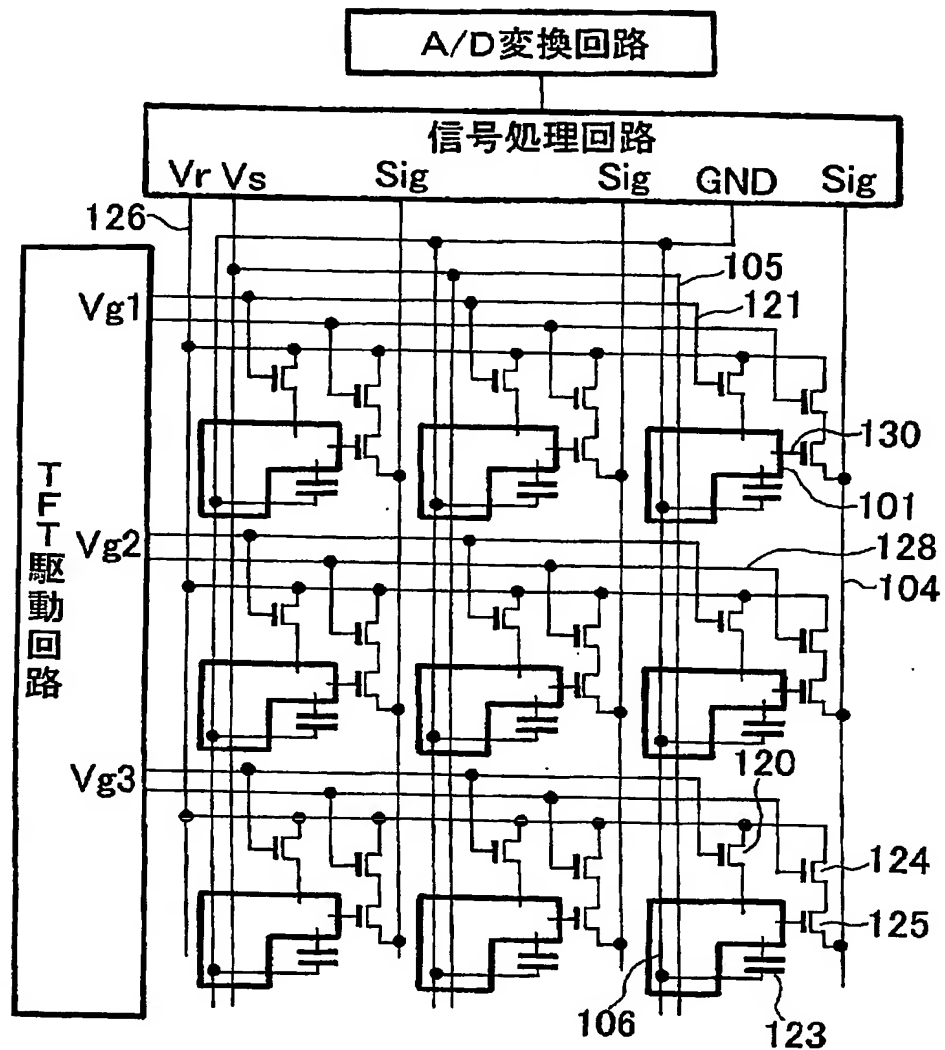


【図 8】



- |                      |                        |
|----------------------|------------------------|
| 101:フォトダイオード         | 114,115:層間絶縁膜          |
| 102:転送用TFT           | 116:絶縁膜                |
| 103:ゲート電極層           | 117:第2のアモルファス半導体層      |
| 105:センサバドアス電極層       | 118:第2の $n^+$ 層        |
| 106:シールド電極層          | 119:透明電極層              |
| 107:転送用TFTソース・ドレイン電極 | 120:リセット用TFT           |
| 108:コンタクトホール         | 121:ゲート電極層             |
| 109:センサ下部電極          | 122:リセット用TFTソース・ドレイン電極 |
| 110:絶縁性基板            | 132:保護層                |
| 111:ゲート絶縁膜           | 134:接層層                |
| 112:第1のアモルファス半導体層    | 135:蛍光体層               |
| 113:第1の $n^+$ 層      |                        |

【図9】



101:フォトダイオード

104:信号線

105:センサバイアス配線

106:シールド配線

120:リセット用TFT

121:リセット用TFT駆動配線

123:蓄積容量

124:スイッチ用TFT

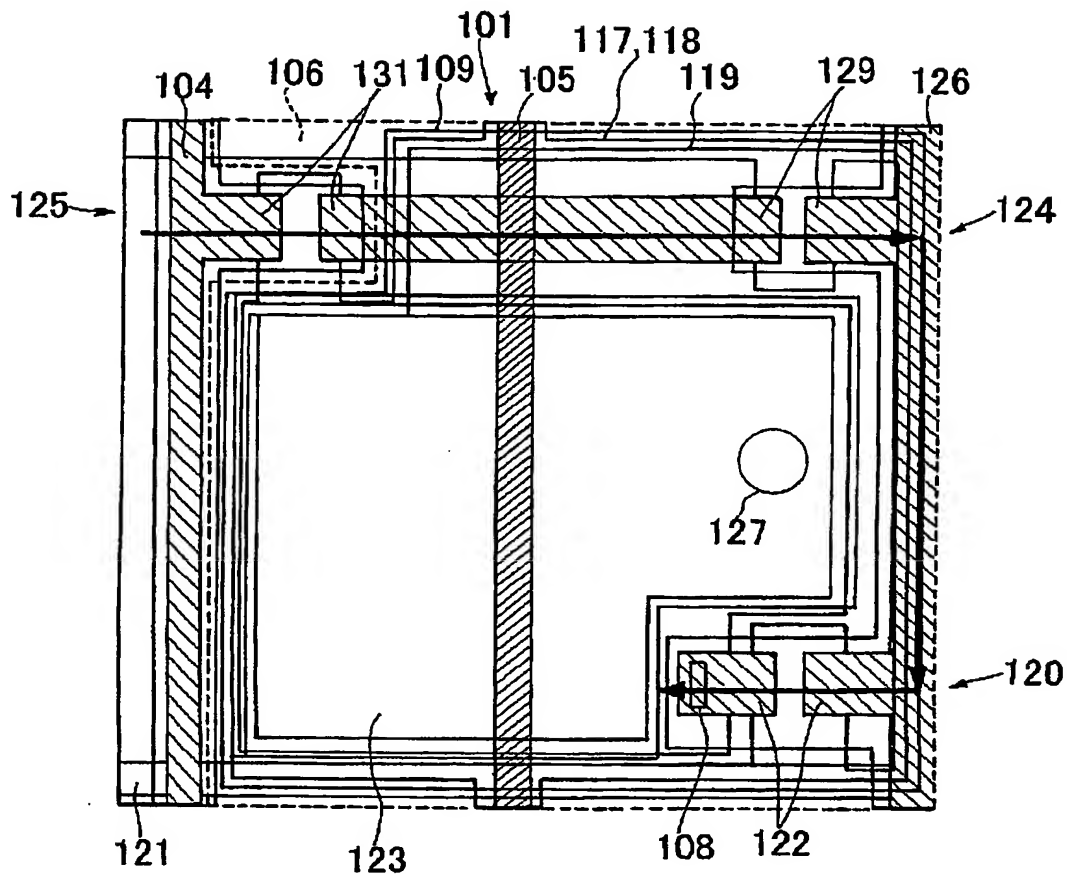
125:読み出し用TFT

126:リセット配線

128:スイッチ用TFT駆動配線

130:読み出し用TFT駆動電極

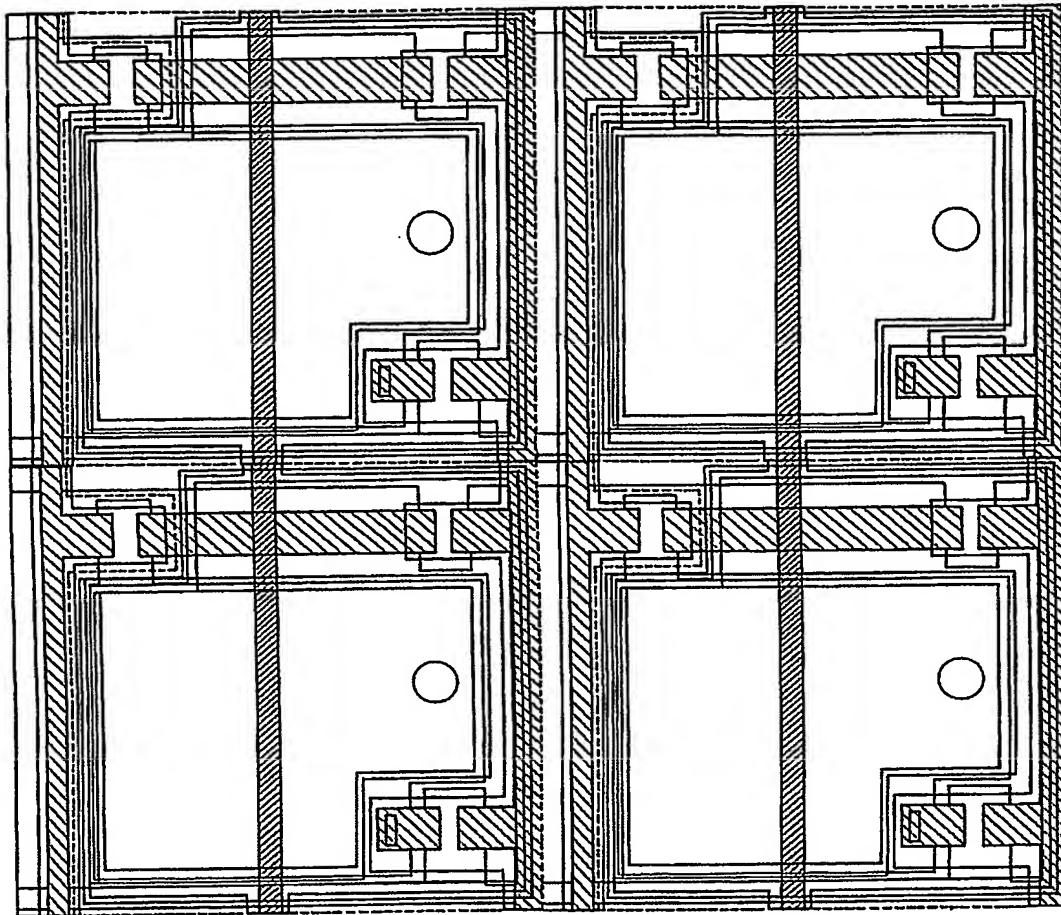
【図10】



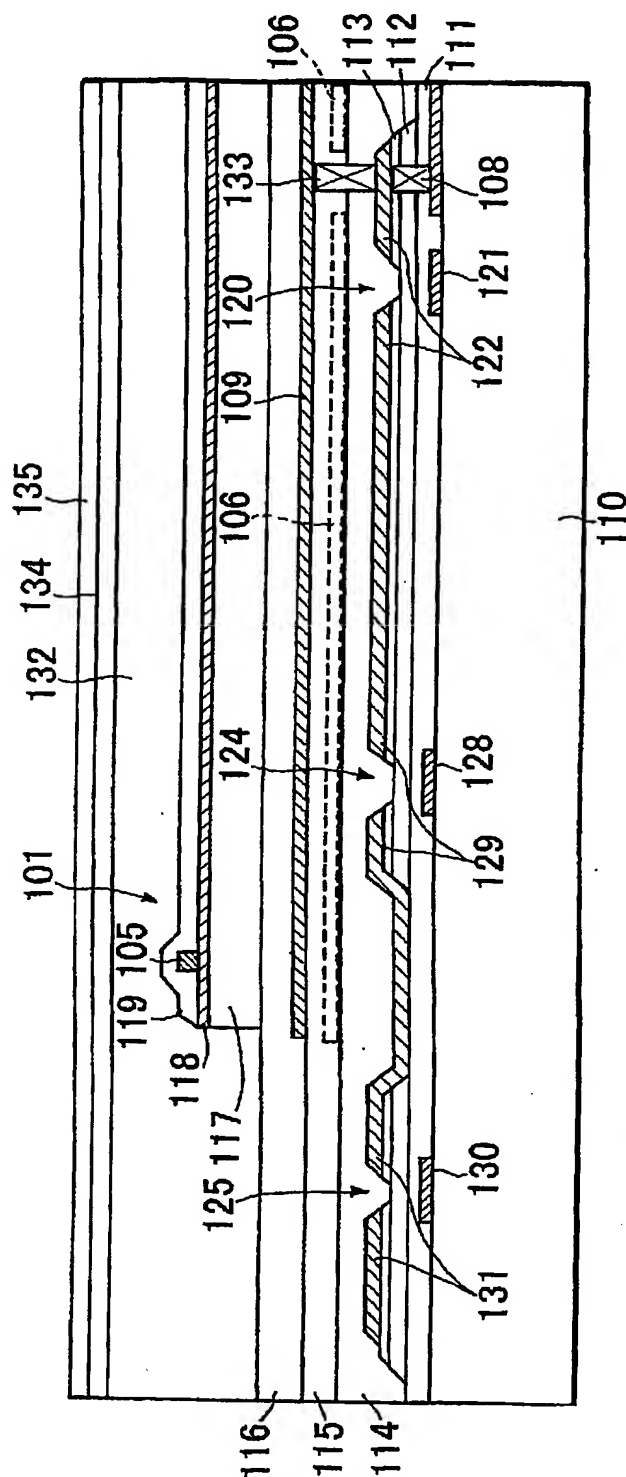
101:フォトダイオード  
 104:信号線  
 105:センサバイアス配線  
 106:シールド配線  
 108,127:コンタクトホール  
 109:センサ下部電極  
 117:第2のアモルファス半導体層  
 118:第2の $n^+$ 層  
 119:透明電極層  
 120:リセット用TFT

121:リセット用TFT駆動配線  
 122:リセット用TFTソース・ドレイン電極  
 123:蓄積容量  
 124:スイッチ用TFT  
 125:読み出し用TFT  
 126:リセット配線  
 128:スイッチ用TFT駆動配線  
 129:スイッチ用TFT・ドレイン電極  
 131:読み出し用TFTソース・ドレイン電極

【図 11】



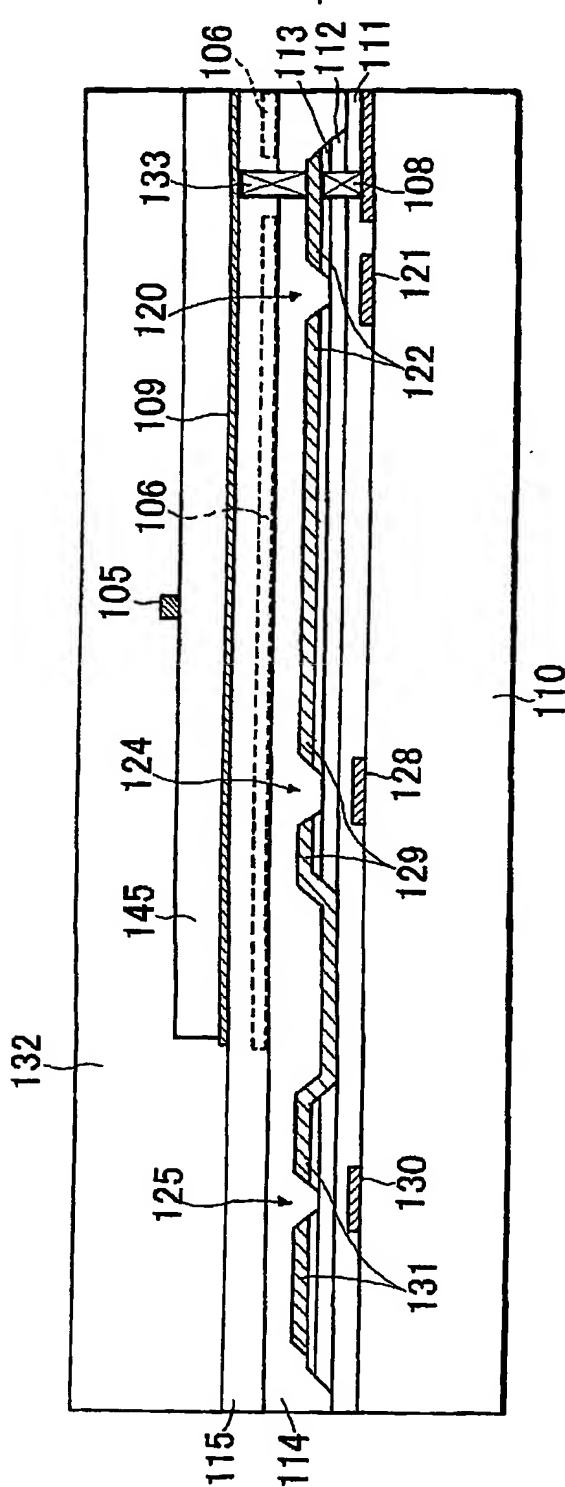
【図12】



- |                   |                        |
|-------------------|------------------------|
| 101:フォトダイオード      | 118:第2の $n^+$ 層        |
| 105:センサバリアス電極層    | 119:透明電極層              |
| 106:シールド電極層       | 120:リセット用TFT           |
| 108,133:コンタクトホール  | 121,128,130:ゲート電極層     |
| 109:センサ下部電極       | 122:リセット用TFTソース・ドレイン電極 |
| 110:絶縁性基板         | 124:スイッチ用TFT           |
| 111:ゲート絶縁膜        | 125:読み出し用TFT           |
| 112:第1のアモルファス半導体層 | 129:スイッチ用TFT・ドレイン電極    |
| 113:第1の $n^+$ 層   | 131:読み出し用TFTソース・ドレイン電極 |
| 114,115:層間絶縁膜     | 132:保護層                |
| 116:絶縁膜           | 134:接着層                |
| 117:第2のアモルファス半導体層 | 135:蛍光体層               |



【図 13】



- |                    |                           |
|--------------------|---------------------------|
| 105: センサバイアス電極層    | 120: リセット用 TFT            |
| 106: シールド電極層       | 121, 128, 130: ゲート電極層     |
| 108, 133: コンタクトホール | 122: リセット用 TFT ソース・ドレイン電極 |
| 109: センサ下部電極       | 124: スイッチ用 TFT            |
| 110: 絶縁性基板         | 125: 読み出し用 TFT            |
| 111: ゲート絶縁膜        | 129: スイッチ用 TFT・ドレイン電極     |
| 112: アモルファス半導体層    | 131: 読み出し用 TFT ソース・ドレイン電極 |
| 113: $n^+$ 層       | 132: 保護層                  |
| 114, 115: 層間絶縁膜    | 145: 放射線変換層               |

【書類名】 要約書

【要約】

【課題】 スイッチ素子上に配置したセンサ素子の個別電極が電位変動を起こした場合においても、スイッチ素子のリークによる特性変動を抑えることを可能し、感度向上を達成する。

【解決手段】 複数の光電変換素子 1 0 1 と複数のスイッチ素子 1 0 2 を有する固体撮像装置において、1つ以上のスイッチ素子 1 0 2 の上に光電変換素子 1 0 1 が積層され、前記スイッチ素子 1 0 2 と前記光電変換素子 1 0 1 との間にシールド電極層 1 0 6 を配置した。光電変換素子 1 0 1 は光電変換層を有し、前記光電変換層は、例えば絶縁層、半導体層、高不純物濃度の半導体層で構成される。光電変換層の代わりに、放射線変換層を用いて放射線撮像装置とすることもできる。

【選択図】 図 4

特願 2 0 0 3 - 0 3 6 8 3 4

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 1 0 0 7 ]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都大田区下丸子 3 丁目 3 0 番 2 号

氏 名

キャノン株式会社